

【特許請求の範囲】

【請求項1】 第1の解像度を有する基準画像を参照して第1の解像度モードで画像を符号化するビデオ符号化器であって、符号化器は前記第1の解像度で前記基準画像を記憶できる容量を有するメモリを有し、ビデオ符号化器は、第2の解像度を有する2つの基準画像を参照して第2の低い解像度モードで前記画像を選択的に符号化し且つ前記メモリに第2の解像度で前記2つの基準画像を記憶する制御手段を有することを特徴とするビデオ符号化器。

【請求項2】 入力画像と基準画像の間の動きを表す動きベクトルを検索するために第1の解像度モードで所定の検索ストラテジーを適用する動き推定回路を更に有し、前記動き推定回路は、第2の解像度モードで両方の基準画像に前記検索ストラテジーを適用するようになされる請求項1に記載のビデオ符号化器。

【請求項3】 選択された画像は、第2の解像度モードで、前記基準画像の1つに関して符号化され、動き推定回路は、第1のパスで、第1の精度で動きベクトルを検索するために検索ストラテジーを適用し、且つ、第2のパスで、第1のパスで見つけられた動きベクトルの精度を向上するために前記検索ストラテジーを適用するようになされる請求項2に記載のビデオ符号化器。

【請求項4】 更に、第3の解像度を有する2つの基準画像を参照して第3のさらに低い解像度モードで画像を選択的に符号化するようになされ、前記動き推定回路は、第3の解像度モードで、両方の基準画像に、前記検索ストラテジーを適用し、かつ、第1のパスで、第1の精度で動きベクトルを検索するために、各基準画像に対して検索ストラテジーを適用し、且つ、第2のパスで、第1のパスで見つけられた動きベクトルの精度を向上するために前記検索ストラテジーを適用するようになされる請求項2に記載のビデオ符号化器。

【請求項5】 第1の解像度を有する前記基準画像は、画像のシーケンスの前の画像であり、第2の解像度を有する1つの基準画像は前記シーケンスの前の画像であり、且つ、第2の解像度を有する他の1つの基準画像は前記シーケンスの後続の画像である、請求項1乃至4のうち何れか一項に記載のビデオ符号化器。

【請求項6】 第1の解像度を有する基準画像を参照して第1の解像度モー

ドで画像を符号化する方法であって、前記第1の解像度で前記基準画像を記憶できる容量を有するメモリに前記基準画像を記憶するステップを有し、第2の解像度を有する2つの基準画像を参照して第2の低い解像度モードで前記画像を選択的に符号化するステップと、前記メモリに第2の解像度で前記2つの基準画像を記憶するステップとを有することを特徴とする方法。

【請求項7】 第1の解像度モードで入力画像と基準画像の間の動きを表す動きベクトルを検索するステップを更に有し、前記検索は、第2の解像度モードで両方の基準画像適用される請求項6に記載の方法。

【請求項8】 選択された画像は、第2の解像度モードで、前記基準画像の1つに関して符号化され、検索するステップは、第1のパスで、第1の精度で動きベクトルを検索するために適用され、且つ、第2のパスで、第1のパスで見つけられた動きベクトルの精度を向上するために適用される請求項7に記載の方法。

【請求項9】 更に、第3の解像度を有する2つの基準画像を参照して第3のさらに低い解像度モードで画像を選択的に符号化されるようになされ、前記検索ステップは、第3の解像度モードで、両方の基準画像に適用され、かつ、第1のパスで、第1の精度で動きベクトルを検索するために、且つ、第2のパスで、第1のパスで見つけられた動きベクトルの精度を向上するために適用される請求項7に記載の方法。

【請求項10】 第1の解像度を有する前記基準画像は、画像のシーケンスの前の画像であり、第2の解像度を有する1つの基準画像は前記シーケンスの前の画像であり、且つ、第2の解像度を有する他の1つの基準画像は前記シーケンスの後続の画像である、請求項6乃至9のうち何れか一項に記載の方法。

【請求項11】 第1の解像度を有する基準画像を参照して第1の解像度モードで画像を復号するビデオ復号器であって、復号器は前記第1の解像度で前記基準画像を記憶できる容量を有するメモリを有し、ビデオ復号器は、第2の解像度を有する2つの基準画像を参照して第2の低い解像度モードで前記画像を復号し且つ前記メモリに第2の解像度で前記2つの基準画像を記憶する制御手段を有することを特徴とするビデオ復号器。

【請求項12】 第1の解像度を有する基準画像を参照して第1の解像度モードで画像を復号する方法であって、前記第1の解像度で前記基準画像を記憶できる容量を有するメモリに前記基準画像を記憶するステップを有し、第2の解像度を有する2つの基準画像を参照して第2の低い解像度モードで前記画像を復号するステップと、前記メモリに第2の解像度で前記2つの基準画像を記憶するステップとを有することを特徴とする方法。

【発明の詳細な説明】**【0001】****発明の分野**

本発明は、第1の解像度を有する基準画像を参照して第1の解像度モードで画像を符号化するビデオ符号化器と方法に関連する。そのような画像を復号する対応するビデオ復号器と方法にも関連する。

【0002】**発明の背景**

前文で定義されたような予測ビデオ符号化器と復号器は、一般的には、ビデオ圧縮の分野で知られている。例えば、MPEGビデオ圧縮規格は、P-ピクチャをシーケンスの前の画像を参照して符号化される画像として規定する。前の画像はI-ピクチャ、即ち、シーケンスの他の画像又は、他のP-ピクチャを参照せずに、自律的に符合された画像である。又は、インターネットの画像はメモリ内に蓄積されている。

【0003】

MPEG規格は、前の画像と後続の画像を参照して符号化されたB-ピクチャも規定する。B-ピクチャはP-ピクチャよりも効率的に符号化される。しかしB-ピクチャの符号化は符号化器に2倍の容量のメモリとそして、実質的に2倍の帯域幅を有することを要求する。同様な考慮は対応する復号器にも適用される。

【0004】

MPEG符号化器を設計することは、回路の複雑さとメモリ容量（即ち、チップ面積）対、圧縮効率のバランスの問題である。この観点では、フィリップス社I-とP-符号化のみを可能とする集積回路を市場に導入した。この回路は、通常は'601'又は'D1'解像度と呼ばれる、720x576画素の解像度を有する画像のI P P Pシーケンスを発生する。

【0005】**本発明の目的と概要**

本発明の目的は、更に柔軟性のあるビデオ符号化器と復号器を提供することで

ある。

【0006】

このために、ビデオ符号化器は、第2の解像度を有する2つの基準画像を参照して第2の低い解像度モードで前記画像を選択的に符号化し且つ前記メモリに第2の解像度で前記2つの基準画像を記憶する制御手段を有する。これにより、同一のビデオ符号化器は、同じ資源、特にメモリで、低解像度モードのB-ピクチャを発生できる。低解像度は、通常は $1/2 D1$ 解像度と呼ばれる例えば、 352×576 画素の第1の解像度モードの半分であることが好ましい。

【0007】

ビデオ符号化器は通常は、入力画像と基準画像の間の動きを表す動きベクトルを検索するために第1の解像度モードで所定の検索ストラテジーを適用する動き推定回路を有する。本発明の実施例では、前記動き推定回路は、第2の解像度モードで両方の基準画像に前記検索ストラテジーを適用する。この実施例は、第1の解像度モードで動きベクトルを検索するのに利用できる時間は、(同じフレームレートでの)低解像度モードでそのような動きベクトルを2回検索できると言う認識に基づいている。B-ピクチャが前の画像と後続の画像を参照する、MPEG符号化器では、動き推定回路は、このように、低解像度モードでの前方と後方の動きベクトルの両方を検索するのに使用される。

【0008】

ビデオ符号化器の更なる実施例は、2倍の量の時間は、B-ピクチャの符号化と比べて、P-ピクチャ(即ち、単一の基準フレームを参照して符号化されたピクチャ)の符号化に利用できるという認識に基づいている。これに従って、動き推定回路は、第1のパスで、第1の精度で動きベクトルを検索するために検索ストラテジーを適用し、且つ、第2のパスで、第1のパスで見つけられた動きベクトルの精度を向上するために前記検索ストラテジーを適用する。それによって、P-ピクチャに関連する動きベクトルは、B-ピクチャに関連する動きベクトルよりも更に精度が高い。P-ピクチャは一般的にB-ピクチャの間よりも遠く離れているので、これは、特に魅力的である。

【0009】

実施例の説明

本発明を、D1解像度のI P P Pシーケンスと1/2 D1解像度のI B B Pシーケンスを発生するMPEG符号化器を参照して説明する。即ち、符号化器は、IとP画像をD1解像度で発生し、そして、I、B及びP-ピクチャを1/2 D1解像度で発生する。しかし、本発明は、MPEG規格に従った符号化器又は、復号器に制限されない。必須の特徴は、画像が、1つの解像度モードで1つの基準画像を参照して予測的に符号化され、そして、低い解像度モードで2つの基準画像を参照して予測的に符号化されることである。

【0010】

図1は、本発明に従ったMPEGビデオ符号化器の概略図を示す。一般的なレイアウトは、それ自体で既知である。符号化器は、減算器1、直交変換（例えば、DCT）回路2、量子化器3、可変長符号化器4、逆量子化器5、逆変換回路6、加算器7、メモリユニット8及び、動き推定及び補償回路9を有する。

【0011】

メモリユニット8は、例えば、720 x 576画素（通常はD1と呼ばれる）の高解像度を有する基準画像を蓄積する容量を有するメモリ81を有する。同じメモリが、実質的に半分の解像度即ち、360 x 576画素（通常は1/2 D1と呼ばれる）を有する2つの基準画像を記憶できる。これは、参照番号81aと81bを有する2つのメモリ部分により図で記号的に示されている。メモリユニットは更に、高解像度符号化モード又は低解像度モードへ選択的に符号化器を切り換えるための、ユーザ操作可能なスイッチ82aと82bを有する。

【0012】

高解像度符号化モードでは、D1解像度を有する画像は、Hで示された位置にあるスイッチ82aと82bでメモリ81に書きこまれ又はメモリから読み出される。この解像度で1つの画像のみが同時に記憶できるので、MPEG符号化器はI-ピクチャ又は、P-ピクチャのみを発生できる。ビデオ符号化の技術で一般的に知られているように、I-ピクチャは、前に符号化された基準無しに自律的に画像が符号化される。減算器1は、活性化されていない。I-ピクチャは局部的に復号されそして、メモリ81内に記憶される。P-ピクチャは、前のI又

は、Pーピクチャを参照して予測的に符号化される。減算器1は活性化されている。減算器1は、入力画像 X_i から動き補償予測された画像 X_p を減算し、それによって差が符号化されそして、伝送される。加算器7は、記憶された基準画像を更新するために、局部的に復号された画像を予測画像に復号する。

【0013】

低解像度モードでは、1/2 D1解像度を有する画像は、Lで示された位置にあるスイッチ82aと82bでメモリ81aと81bに書きこまれ又はメモリから読み出される。この符号化モードでは、2つの更なるスイッチ83と84が動作している。スイッチ83は、メモリのどの1つが動き推定器により読み出されるかを制御し、スイッチ84は、どのメモリに局部的に復号された画像が記憶されるかを制御する。メモリユニット8内のスイッチは、符号化器の実施例では、ソフトウェアで制御されたメモリアドレッシング動作として実行されることに注意する。

【0014】

低解像度モードでは、符号化器は以下のように動作する。Iーピクチャは、活動していない減算器1で再び符号化される。局部的に復号されたIーピクチャはメモリ81a（スイッチ84は位置a）内に書きこまれる。第1のPーピクチャは蓄積されたIーピクチャ（スイッチ83は位置a）を参照して予測的に符号化され、そして、その局部復号されたバージョンは、メモリ81b（スイッチ84は位置b）に書きこまれる。後続のPーピクチャは、交互にメモリ81aと81bから読み出され且つ書きこまれ、メモリ8は最後の2つのI又はPーピクチャをいつでも保持する。これは、低解像度モードでの、画像（Bーピクチャ）の双方向予測符号化を可能とする。

【0015】

Bーピクチャは前の及び後続のI又はPーピクチャを参照して符号化される。これは、画像の符号化順序が表示順序と異なることを必要とすることに注意する。そのための回路は従来技術で既知であり、そして、この図には示されていない。動き推定及び補償回路9は、（前の画像を参照する）前向き動きベクトルと（後の画像を参照する）後向き動きベクトルを発生するために、両メモリ81aと

81bを参照する。このために、スイッチ83は位置aと位置bの間で切り替わる。加算器7はB-符号化中は動作していない。

【0016】

図2は、符号化器の動作の概要を示すタイミング図である。図は、I B B P B Pシーケンスを符号化するための連続するフレーム期間中のスイッチ83と84の位置を示す。フレームは、符号化形式(I, B, P)及び、表示順序により識別される。I1は第1フレームであり、B2は第2フレームであり、B3は第3フレームであり、P4は第5フレームである等である。B-符号化モード内の2つのメモリの間の切り換えは、簡単のためにフレームごとで示されている。実際には切り換えは、マクロブロックレベルで行われる。

【0017】

動き推定回路は、所定の動きベクトル検索処理を実行する。前記処理は低解像度ではNの所定の回数のそれぞれのメモリの読出しを必要とする。同じ処理は高解像度モードではフレーム毎に、2Nメモリアクセスを必要とする。図2に示されているように、B-ピクチャの符号化は、低解像度モードで、フレーム期間毎に、2Nメモリアクセスを必要とする。従って、メモリ帯域幅要求は、高解像度モードと低解像度モードで、実質的に同じである。低解像度モードでのB-符号化の特徴はさらなるハードウェア又はソフトウェア資源を必要としないことである。これは、本発明の大きな優位点である。

【0018】

図2は更に、ベクトル検索処理が、P-符号化モードではフレーム毎にNメモリアクセスを必要とし、一方、2Nアクセスが利用できることを示す。この認識は、本発明の更なる特徴で活用される。このために、動きベクトル検索処理は、P-ピクチャに対して2つのパスで行われる。第1のパスでは、動きベクトルは'標準'精度で見つけられる。第2のパスでは、検索処理は、第1のパスで見つけられた動きベクトルの精度を更に向上することを継続する。2つのパスの動作は図3に示されており、精密にするパスは、a'とb'により示されている。2一パス動作は実際にはマクロブロック毎の基準で行われることに注意する。

【0019】

図4A-4Cは、2-パス動き推定処理を更に示す画像の部分を示す。図4Aは予測的に符号化される現在の画像400を示す。画像はマクロブロックに分割される。符号化されるべき現在のマクロブロックにはオブジェクト401が含まれる。参照番号41、42、43及び、44は、隣接マクロブロックの符号化中に見つけられた動きベクトルを示す。図4Bと4Cは、メモリ81a又は、81bの1つに記憶された前のI又はP-ピクチャ402を示す。前の基準画像では、オブジェクト(403で示されている)は、異なる位置であり、そして、僅かに異なる形状を有する。この例では、動き推定器は、幾つかの候補動きベクトルの中から、最も良い動きベクトルを検索する。適する候補動きベクトルを選択する種々のストラテジーは既知である。図4Aで、41、42、43及び、44で示される動きベクトルは、現在のマクロブロックに対する候補動きベクトルの中であると仮定する。図4Bは、第1の動きベクトル検索処理パスの結果を示す。候補動きベクトル43は、入力画像の現在のマクロブロックと基準画像の等しいサイズのブロック404の間の最良の一致を提供する。

【0020】

第2のパスでは、動きベクトル検索は、異なる候補ベクトルに適用される。特に、第1のパスで見つけられた動きベクトルは、1つの候補ベクトルである。他の候補ベクトルは、更に改善される。これは、図4Cに示されており、43は第1のパスで見つけられた動きベクトルであり、8ドット45は新たな候補動きベクトルの終点を示す。それらは、1(又は、半)画素だけ、動きベクトル43から異なる。検索アルゴリズムは、新たな動きベクトルで実行される。この例では、ブロック405は現在のマクロブロックに最も似ている。従って、動きベクトル46は動き補償予測画像X_pを発生するのに使用される動きベクトルである。P-ピクチャへの2-パス動作は、B-ピクチャよりも広く離れた画像に対するさらに正確な動きベクトルを提供するので、特に魅力的である。

【0021】

2-パス動きベクトル検索は、更に低解像度モード(SIF、352x288画素)で、B-ピクチャにも適用できることに注意する。画像品質を向上し又は低解像度でビットレートを減少するために利用できるメモリと動き推定回路を使

用する本発明のアイデアは、ビデオ符号化器の他の資源にも適用できる。例えば、図1の、変換回路2、6、量子化器3、5及び、可変長符号化器4の'設備過剰'は、第1のパスでは画像の複雑さを分析するステップとして使用され、第2のパスは実際の符号化のために使用される、2-パス符号化を可能とする。

【0022】

本発明は、多解像度ビデオ復号器にも適用できることに更に注意する。復号器は上述の符号化器の局部復号ループに対応し、その別々の記述は必要ない。

【0023】

本発明の概要は、次のようである。ビデオ符号化器は通常は所定の解像度で所定の性能を有するように設計される。例えば、MPEG2符号化器は、2MBのRAMを使用して、'601'解像度(720x576画素)でビデオをIPPPシーケンスに圧縮する。本発明は、低解像度モードで、画像を選択的に(82a, 82b)符号化する特徴を提供する。低解像度モードでの資源の余分な容量(例えば、メモリ容量とメモリ帯域幅)は、性能(例えば、より高画質、低ビットレート)を改善するのに使用される。特に、高解像度モードでP-ピクチャを発生するために必要なRAM(81)と動き推定器(9)は、低解像度モードでB-ピクチャを発生するようになされる(83, 84)。

【図面の簡単な説明】

【図1】

本発明に従ったビデオ符号化器の概略を示す図である。

【図2】

ビデオ符号化器の動作を示す図である。

【図3】

ビデオ符号化器の動作を示す図である。

【図4A】

図1に示す、動き推定及び圧縮回路により行われる2パス動きベクトル検索処理を示す図である。

【図4B】

図1に示す、動き推定及び圧縮回路により行われる2パス動きベクトル検索処

理を示す図である。

【図4C】

図1に示す、動き推定及び圧縮回路により行われる2パス動きベクトル検索処理を示す図である。

【図1】

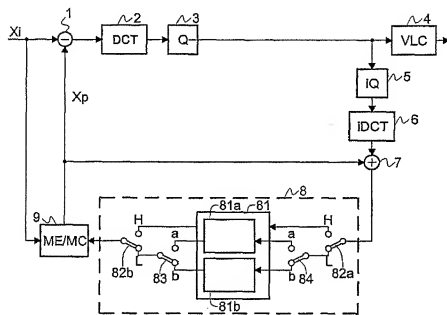


FIG.1

【図2】

| | I1 | P4 | B2 | B3 | P7 | B5 | B6 | P10 |
|----|----|----|----|----|----|----|----|-----|
| 83 | - | a | a | b | a | b | a | a |
| 84 | a | b | - | - | a | - | - | b |

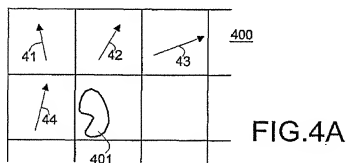
FIG.2

【図3】

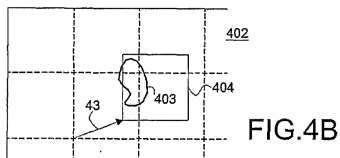
| | I1 | P4 | B2 | B3 | P7 | B5 | B6 | P10 |
|----|----|------|-----|-----|------|-----|-----|------|
| 83 | - | a a' | a b | a b | b b' | b a | b a | a a' |
| 84 | a | b | - | - | a | - | - | b |

FIG.3

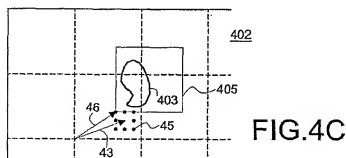
【図4A】



【図4B】



【図4C】



【國際調查報告】

| INTERNATIONAL SEARCH REPORT | | Inventor PCT/EP 01/00459 |
|---|--|--|
| A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H04N7/50 | | |
| According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELD OF SEARCHED | | |
| Minimum documentation searched (classification system followed by classification symbols) IPC 7 H04N | | |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched | | |
| Electronic data base consulted during the International search (name of data base and, where practical, search terms used) EPO-internal | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category * | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| A | WOOBIN LEE ET AL.: "REAL-TIME MPEG VIDEO CODEC ON A SINGLE-CHIP MULTIPROCESSOR" PROCEEDINGS OF THE SPIE, US, SPIE, BELLINGHAM, VA, vol. 2187, 1994, pages 32-42, XP000571385 page 36, line 10 - line 15 page 39, line 14 - last line page 40, paragraph 4 - last paragraph; table 1 -/- | 1-12 |
| <input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input type="checkbox"/> Patent family members are listed in annex. | | |
| * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document not published on or after the international filing date "L" document which may throw doubts on priority claims or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "Z" document member of the same patent family | | |
| Date of the actual completion of the international search 29 May 2001 | | Date of mailing of the international search report 07/06/2001 |
| Name and mailing address of the ISA European Patent Office, P.O. Box 6819 Patentstrasse 2 NL - 2200 HV Rijswijk Tel. (+31-70) 340-3240, Telex 81 051 vpo nl, Fax: (+31-70) 340-3010 | | Authorized officer Raeymaekers, P |

Form PCT/ISA/210 (prevised sheet) (July 1999)

INTERNATIONAL SEARCH REPORT

Inventor Application No
PCT/EP 01/00459

| C(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT | | |
|---|---|-----------------------|
| Category * | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| A | <p>OSAKO F ET AL: "A DYNAMIC COMPUTATION RESOURCE SCALABLE ALGORITHM FOR SOFTWARE VIDEO CODEC" ZKG. ZEMENT, KALK, GIPS, BAUVERLAG, WIESBADEN, DE, vol. 143, 10 September 1997 (1997-09-10), pages 515-518, XP000986619 ISSN: 0340-5095 abstract; figure 1</p> | 1-12 |

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

フロントページの続き

(72)発明者 サロモンズ, エドゥアルト ウェー
オランダ国, 5656 アーアー アインドー
フェン, プロフ・ホルストラーン 6
Fターム(参考) 5C059 KK08 MA00 MA04 MA05 MA14
MA23 MC11 MC38 ME01 PP05
PP06 PP07 TA06 TB07 TC24
UA02 UA05 UA33